

Аннотация проекта (ПНИЭР), выполняемого в рамках ФЦП «Исследования и разработки по приоритетным направлениям развития научно-технологического комплекса России на 2014 – 2020 годы»

Номер соглашения о предоставлении субсидии (государственного контракта)
14.580.21.0005

Название проекта

Разработка технологии проектирования микросхем «система на кристалле» на основе отечественной САПР СБИС

Тематическое направление

Информационно-телекоммуникационные системы

Исполнитель

федеральное государственное бюджетное учреждение "Научно-производственный комплекс "Технологический центр" МИЭТ"

Цели и задачи исследования

Целью ПНИЭР является разработка технологии проектирования специализированных микросхем типа «система на кристалле» на основе базовых кристаллах (БК) средствами отечественной САПР СБИС типа «система на кристалле» (далее - САПР СнК), включая разработку самих средств проектирования. Достижение вышеуказанной цели обеспечивается результатами прикладных научных исследований, реализуемым в результате связанных проектов (ПНИ-1 и ПНИ-2). Целями связанных проектов являются:
ПНИ-1: Разработка и аттестация библиотеки базовых функциональных ячеек и сложно-функциональных блоков (далее – СФ-блоков).
ПНИ-2: Разработка методики моделирования проекта микросхемы с имитацией сбоев и разработка программно-аппаратных средств контроля сбоеустойчивости проекта микросхемы типа «система на кристалле» на базовых кристаллах серий 5521 и 5529.

Задачами комплексного проекта являются:

Разработка технологии проектирования специализированных БИС на основе САПР СнК, предназначенной для разработки однокристалльных микросхем, объединяющих в своём составе набор модулей различного функционального назначения и позволяющих создавать законченные микроэлектронные изделия на базовых кристаллах серий 5521 и 5529, разрабатываемых для отечественной радиоэлектронной аппаратуры с использованием библиотек ячеек и сложно-функциональных блоков, разрабатываемых в рамках ПНИ-1, с контролем сбоеустойчивости проекта микросхемы средствами программно-аппаратного комплекса (ПАК) контроля сбоеустойчивости проекта микросхемы, разрабатываемого в рамках ПНИ-2.

Актуальность и новизна исследования

Создание отечественной САПР СБИС и технологии разработки СнК на её основе является крайне актуальным для обеспечения перевода отечественной аппаратуры (в том числе для стратегических отраслей промышленности) на отечественную компонентную базу. Появление русскоязычной САПР для проектирования интегральных микросхем на основе БК, ориентированной на российского производителя, позволит существенно расширить возможности разработчиков аппаратуры, что приведёт к улучшению технико-экономических показателей конечной продукции (стоимость импортных микросхем

специального назначения достигает нескольких тысяч долларов), а также позволит российским ВУЗам обеспечить подготовку разработчиков ИС на современном уровне. Кроме этого, новая автоматизированная программно-аппаратная система будет обладать конкурентным ценовым преимуществом, которое достигается за счёт отказа от универсализации в отношении всех существующих в мире микроэлектронных технологий и её ориентации на отечественное производство микросхем на основе базовых кристаллов.

Описание исследования

В рамках ПНИЭР выполнена разработка подсистем САПР СнК. В состав разрабатываемой САПР входят все основные подсистемы, необходимые для разработки и подготовки к производству микросхем типа «система на кристалле»: разработаны графический и текстовый редакторы схемы; подсистемы синтеза и контроля топологии, размещения ячеек, моделирования, расчета задержек, аттестации проекта. Ведется разработка подсистемы логического синтеза из описания на языке Verilog. Разработан и изготовлен на базе оборудования National Instruments стенд для исследования экспериментальных образцов тестовых микросхем. Стенд обеспечивает:

- формирование входных тестовых воздействий,
- контроль состояния выходных сигналов,
- проверку правильности функционирования микросхемы.

Стенд был использован при исследовании экспериментальных образцов тестовых микросхем.

В рамках ПНИ-1 выполнена разработка библиотеки функциональных ячеек и библиотеки СФ-блоков. Разработано:

- 245 базовых функциональных ячеек для БК серии 5529;
- 245 базовых функциональных ячеек для БК серии 5521.
- 209 периферийных ячеек для каждого типа БК серий 5521 и 5529:
 - ячеек выхода – 119;
 - ячеек входа – 86;
 - ячеек вход/выхода – 4.
- 148 сбое-отказоустойчивых троированных триггера с мажорированием для каждого типа БК серий 5521 и 5529.
- 15 СФ-блоков памяти.

В рамках ПНИ-2 разработаны программно-аппаратные средства контроля сбоеустойчивости проекта микросхемы типа «система на кристалле» на базовых кристаллах серий 5521 и 5529:

- программный комплекс ПАК;
- аппаратные средства ПАК
- программы и методики испытаний составных частей ПАК.

Проведены автономные испытания аппаратных средств ПАК и программного комплекса ПАК с использованием разработанного проекта тестовой микросхемы.

Результаты исследования

Завершено выполнение работ 3-го этапа ПНИЭР «Теоретические и экспериментальные исследования»:

1. Определены состав и структура САПР СнК.
2. Разработан маршрут проектирования микросхем типа «система на кристалле» с применением разрабатываемой САПР СнК.
3. Подготовлено описание подсистем: - транслятора с языка описания аппаратуры Verilog; - компоновки кристалла; - размещения ячеек и СФ-блоков; - синтеза топологии переменных слоёв; - верификации топологии; - функционально-логического моделирования.
4. Разработан и изготовлен Стенд для исследования экспериментальных образцов тестовых микросхем.
5. Изготовлены экспериментальные образцы тестовых БИС.
6. Разработана программа и методики предварительных испытаний ЭО САПР СнК.
7. Проведены патентные исследования по оценке патентной чистоты и патентоспособности.

Завершено выполнение работ ПНИ-1:

1. Разработана библиотека функциональных ячеек:
 - 490 функциональных ячеек;
 - 418 периферийных ячеек;
 - 296 троированных триггеров;
2. Разработана библиотека СФ-блоков в составе:
 - СФ-блоки периферийных ячеек входа и выхода для организации низковольтной линии связи LVDS/LVDM; драйверов приёмников и передатчиков LVDS интерфейса;
 - СФ-блоки синтезатора частот, генератора опорного напряжения; аналоговые компараторы с гистерезисом 10 мВ, 20 мВ, 30 мВ, 40 мВ;
 - компараторы с внешним и внутренним токозадающим резистором;
 - компаратор, функционирующий в полном диапазоне входных напряжений.
3. Разработаны программные средства подсистемы компиляторов СФ-блоков запоминающих устройств.
4. Разработана программная документация:

- библиотеки функциональных ячеек и СФ-блоков;
- подсистемы компиляторов СФ-блоков запоминающих устройств.

5. Разработаны методики и программы аттестации библиотеки функциональных ячеек и СФ-блоков. Проведена аттестация разработанной библиотеки функциональных ячеек и СФ-блоков.

Завершено выполнение работ ПНИ-2:

1. Подготовлен комплект эскизной КД на аппаратные средства программно-аппаратного комплекса (ПАК) контроля сбоеустойчивости проекта микросхемы.
2. Разработана программная документация на программный комплекс ПАК.
3. Проведены автономные испытания аппаратных средств ПАК и программного комплекса ПАК с использованием разработанного проекта тестовой микросхемы.
4. Разработаны программы и методики комплексных испытаний ПАК контроля сбоеустойчивости проекта микросхемы.
5. Разработан проект технического задания на ОКР по теме «Автоматизированное рабочее место проектирования специализированной сбоеустойчивой микросхемы».

Разработка соответствует мировому уровню, направлена на решение проблемы импортозамещения.

Практическая значимость исследования

Разрабатываемая САПР СнК обеспечит процесс проектирования микросхем объемом не менее 8 000 000 транзисторов. Номенклатура таких БИС весьма широка и составляет до 90% всех требуемых специализированных микросхем. Ориентирована на разработчиков аппаратуры, не предполагает наличия у них специальных знаний маршрутов и подсистем САПР, проста в обучении и эксплуатации, интерфейс ориентирован на разработчика. Это создает неоценимые предпосылки для расширения возможностей разработчиков аппаратуры и повышения свойств конечной продукции. Разрабатываемая технология проектирования специализированных микросхем типа «система на кристалле» на основе САПР СнК предназначена для разработки однокристалльных микросхем, объединяющих в своём составе набор модулей различного функционального назначения (интерфейсных, процессорных, модулей оперативных запоминающих устройств, операционных усилителей, компараторов и др.) и позволяющих создавать законченные микроэлектронные изделия на базовых кристаллах серий 5521 и 5529, разрабатываемых для отечественной радиоэлектронной аппаратуры. Разрабатываемая САПР СнК позволит возродить отечественную школу разработки специализированных микросхем.